

### Baugruppe I/O-Karte

Die I/O-Karte wird als Interface-Elektronik zwischen Gerät und Rechner benötigt. Sie besitzt 2 steckbare Seiten. Mit einer Seite ist die I/O-Karte an die allgemeine Rechner-Speicher-Verdrahtung angeschlossen. An der Frontplatte der I/O-Kassette werden über I/O-Kabel (von der Prozessor-Rückwand) die Geräte steckbar angeschlossen.

Über mehrere I/O-Zeilen (1 Zeile = 1 Byte) pro I/O-Karte, es sind bis zu 8 Ausgabezeilen vorgesehen, können mehrere Geräte über eine I/O-Karte angesteuert werden. Durch die vom Rechner angegebene Adresse wird die Gerätezeile ausgewählt, die Daten (Einzel- oder Doppelbyte) werden über die normale Speicherschnittstelle zum oder vom Akkumulator übertragen.

Wir kennen 3 verschiedene I/O-Karten im Prozessor:

1. DFÜ
2. FDE
3. I/O-Schnittstelle Bedieneinheit und Peripherie

In der Bedieneinheit kennen wir 5 verschiedene I/O-Karten:

1. D (Drucker 7)
2. Monitor
3. EZ (Einzelformular, Endlosformular)
4. SAT (Papiertrenneinrichtung, Auswerf- Papiertransporteinrichtung)
5. I/O-Bedieneinheit Interface + Tastatur

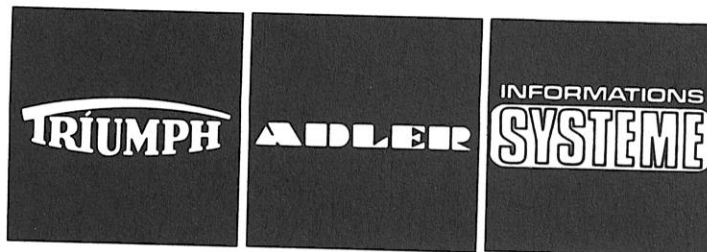
Sch. St.

- 1 -



Deutsche Bundesbahn  
Datenstation

I  
TA1069  
S



I/O - Zeilenschnittstelle

Die I/O-Zeilenschnittstelle verbindet Standardteil mit Spezialteil.

Ausgänge des Standardteils: M1 - M 8

Eingänge des Standardteils: OE1 - OE8

1E1 - 1E8

⋮  
⋮  
⋮  
⋮  
⋮

7E1 - 7E8

Die Ziffer vor dem E kennzeichnet die Zeile (0 - 7), die Ziffer nach dem E kennzeichnet das bit (1 - 8) in der Zeile.

Sch. St.

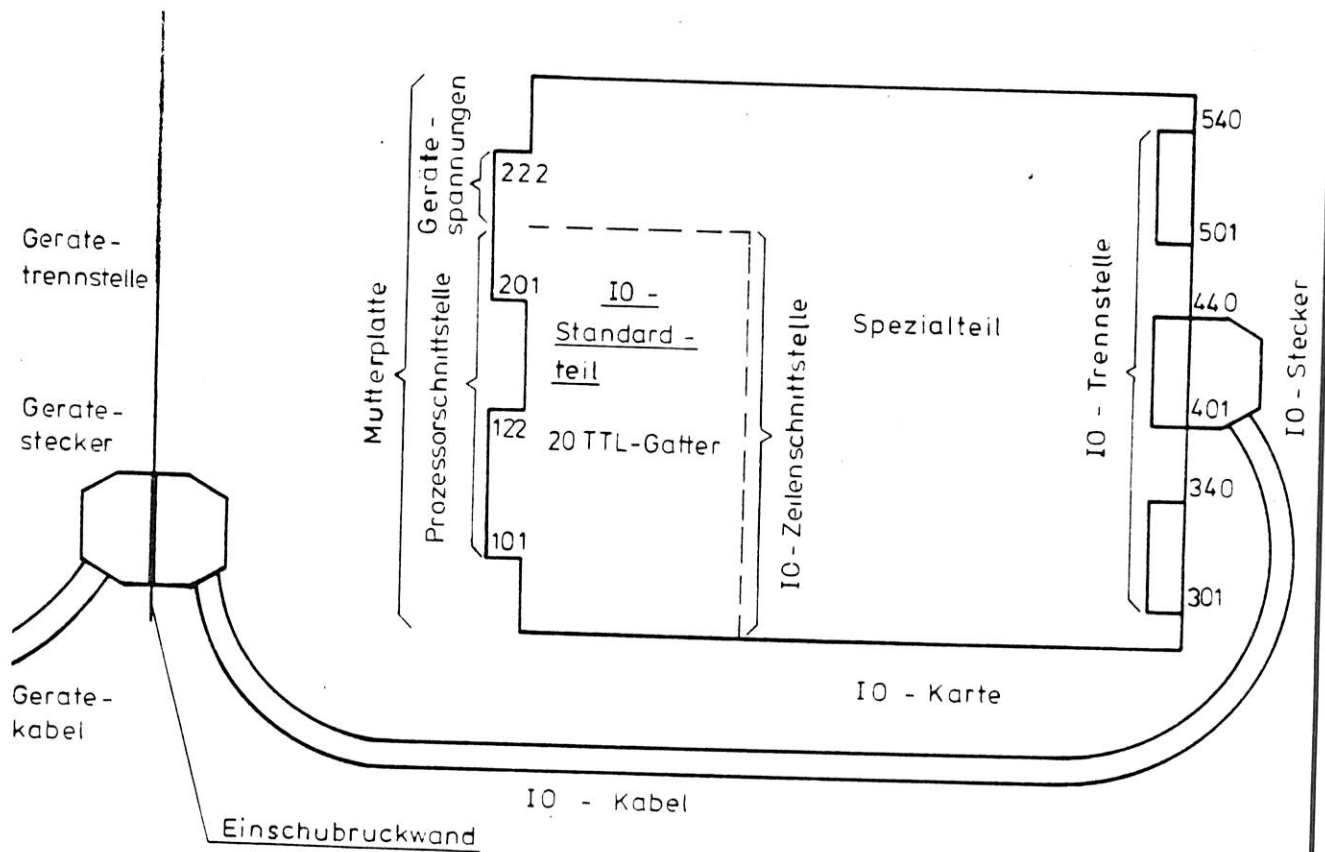
- 2 -



Deutsche Bundesbahn  
Datenstation

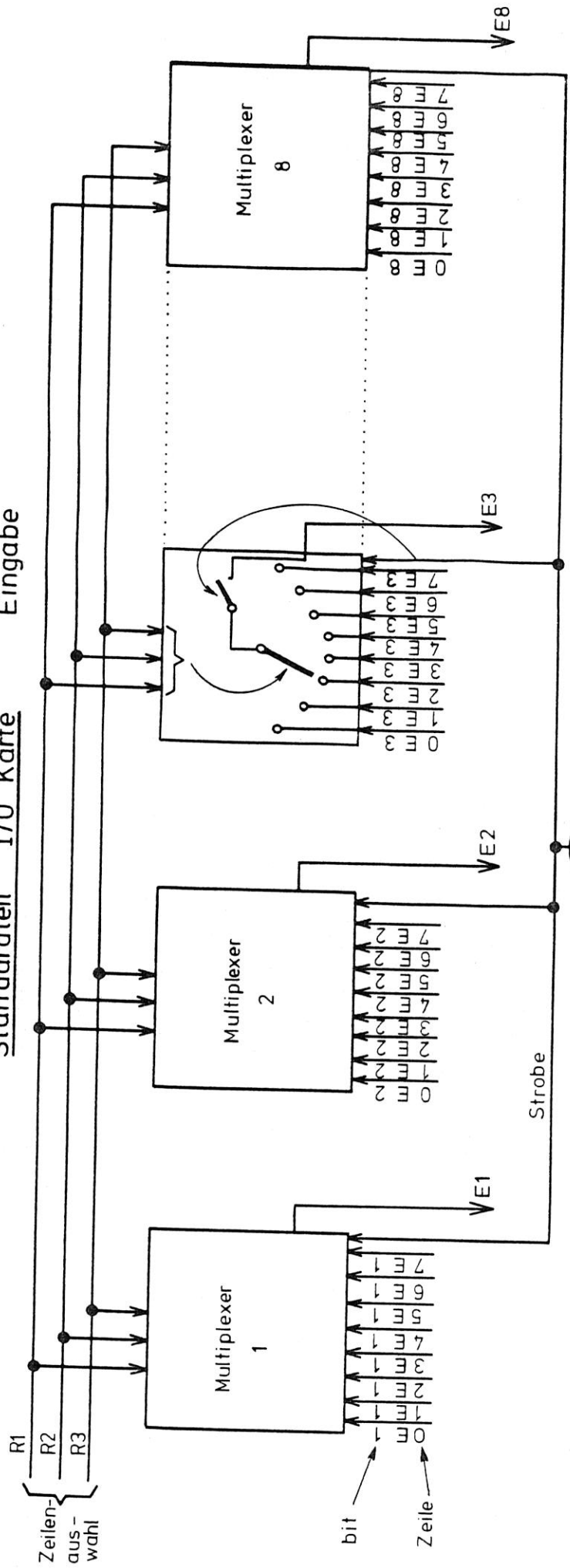
I  
TA1069  
S

IO - Schnittstellen

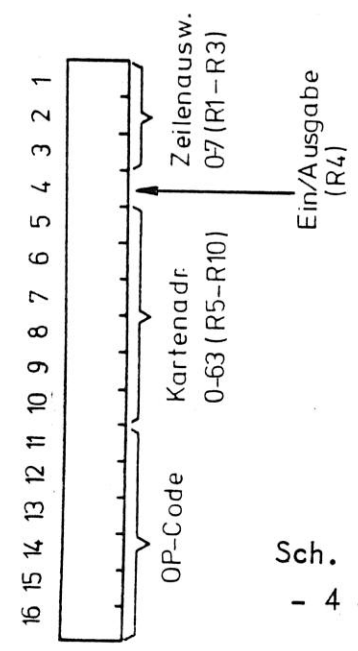


# Standardteil I/O Karte

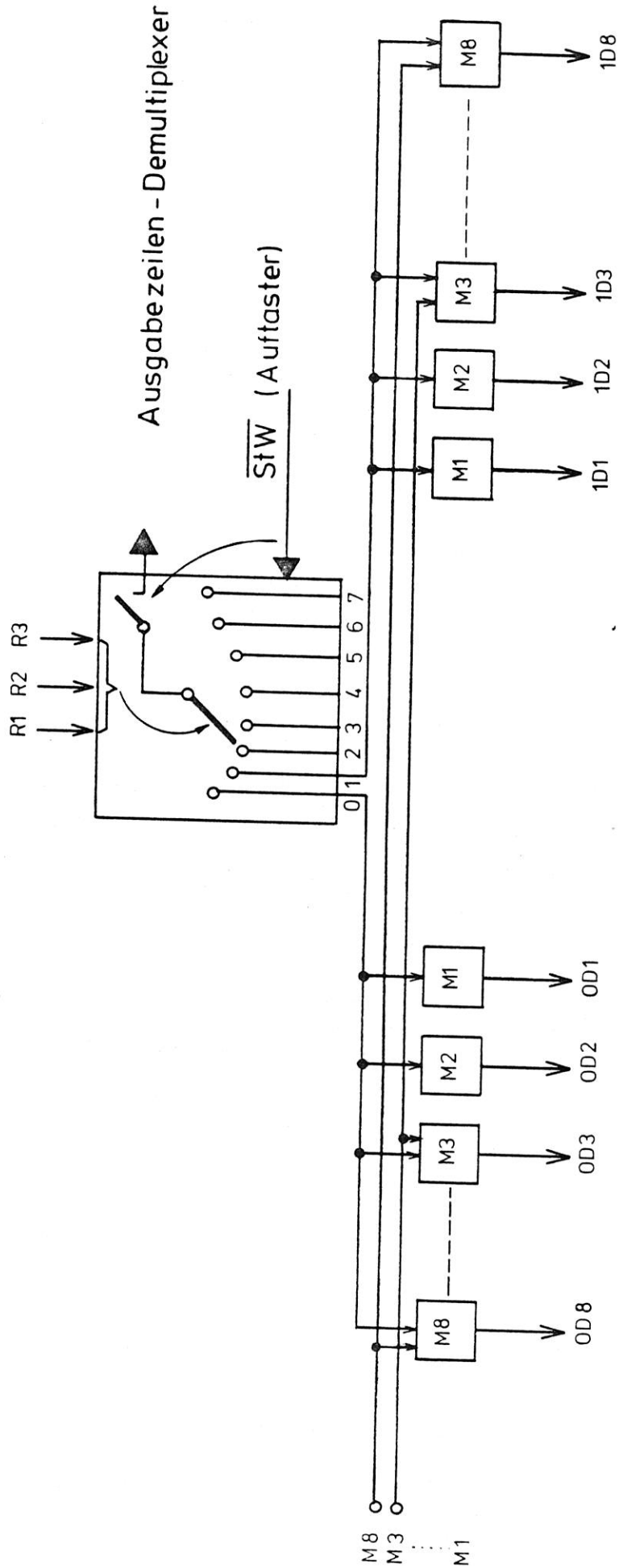
Eingabe



## I/O Format



Standardteil I/O - Karte      Ausgabe



Gerätestecker Normalbelegungsschema

	a	b	c
13	0V	+ 5 V	Schirm
12			
11			
10	(0V)	(+ 5 V)	(Schirm)
9			
8			
7			
6			
5			
4			
3			
2	- 12 V	- 9 V	- 5 V
1	+ 12 V		+24 V



TTL-Signale

(.....) bei 30 poligem Stecker



Leistungssignale

# IO Steckerbelegungsschema

Ansicht Kassettenfrontplatte

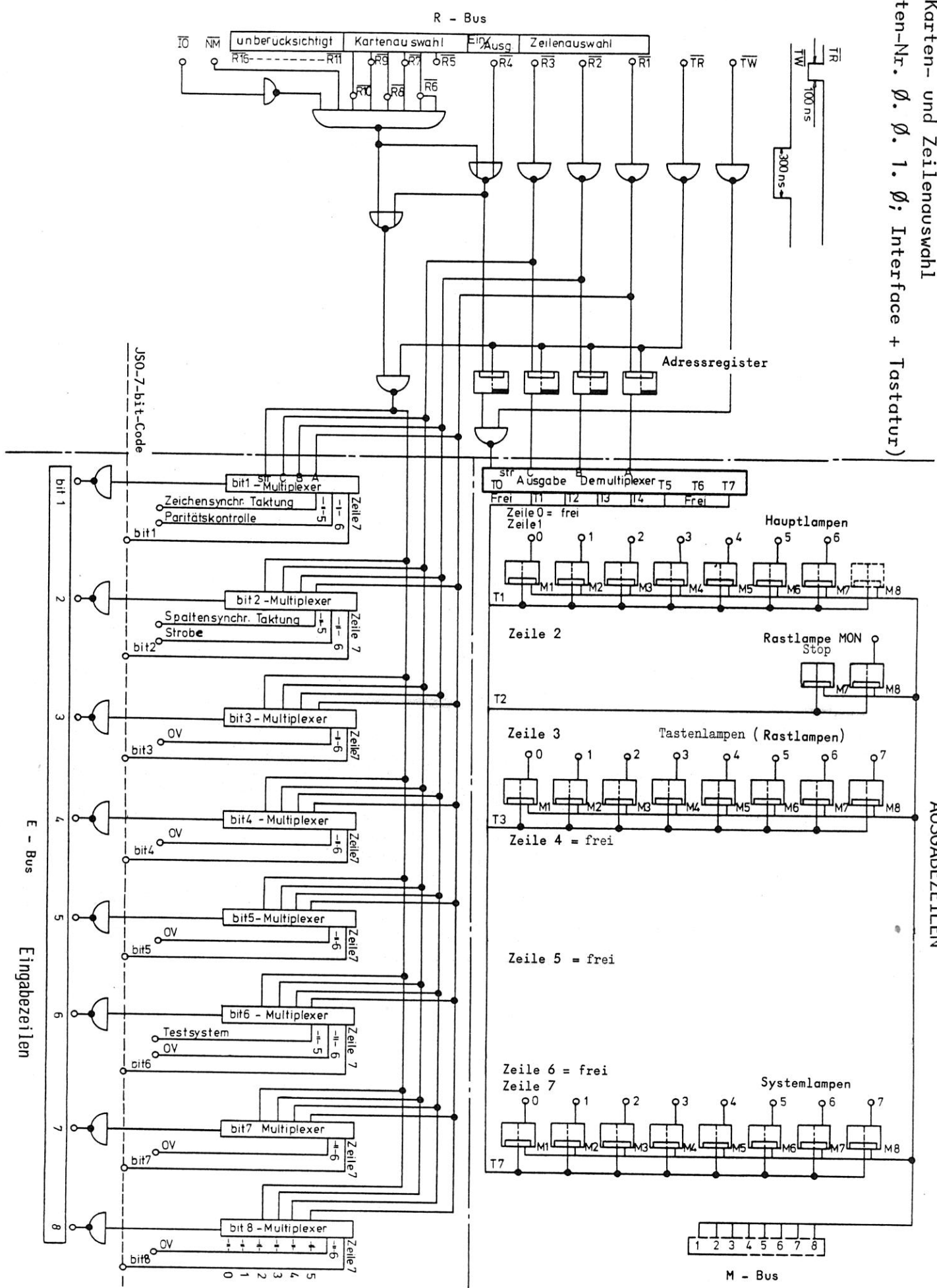
39	- 12 V	40	Schirm
37	- 5 V	38	- 9 V
35	+ 12 V	36	Reservespannung
33	+ 24 V	34	+ 24 V
31	0 V	32	0 V
29		30	
27		28	
25		26	
23		24	
21		22	
19		20	
17		18	
15		16	
13		14	
11		12	
9		10	
7		8	
5		6	
3		4	
1	+ 5 V	2	+ 5 V

↓  
Leistungssignale

↑  
TTL-Signale

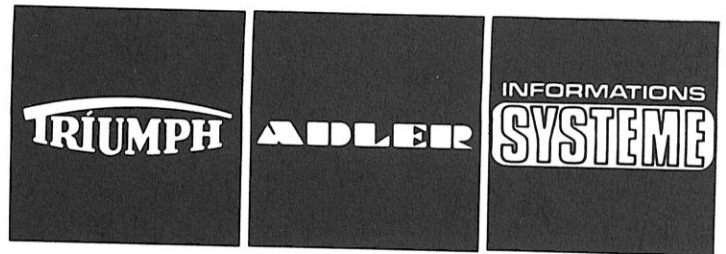
- |   |                 |
|---|-----------------|
| ⋮ | 500 (501 - 540) |
| ⋮ | 400 (401 - 440) |
| ⋮ | 300 (301 - 340) |

I/O-Karten- und Zeilenauswahl  
 (Karten-Nr. Ø. Ø. 1. Ø; Interface + Tastatur)



Sch. St.





### Busschnittstelle

Zwischen Prozessor und Bedieneinheit soll mit nur einem 3-10 m langen Kabel die Verbindung hergestellt werden.

Da es sich hierbei um ein 39-poliges Kabel handelt, ist die Anzahl der Signale begrenzt.

So wird nicht der gesamte R-Bus (R1 - R16) auf diese Leitung geschickt, sondern nur R1 - R7.

R1 - R3 dienen der Zeilenauswahl, R4 unterscheidet zwischen Ein- und Ausgabe.

R5 - R7 adressieren I/O-Karten.

Es ist mit diesen 3 Leitungen aber nur möglich Kartenadressen von 0 - 7 anzusprechen.

Aus diesen Gründen kann z. B. die I/O-Karte für FDE mit der Kartenadresse 12 in der Bedieneinheit nicht eingesteckt werden, da sie von der Adresssierung her nicht angesprochen werden kann.

Sch. St.

- 9 -



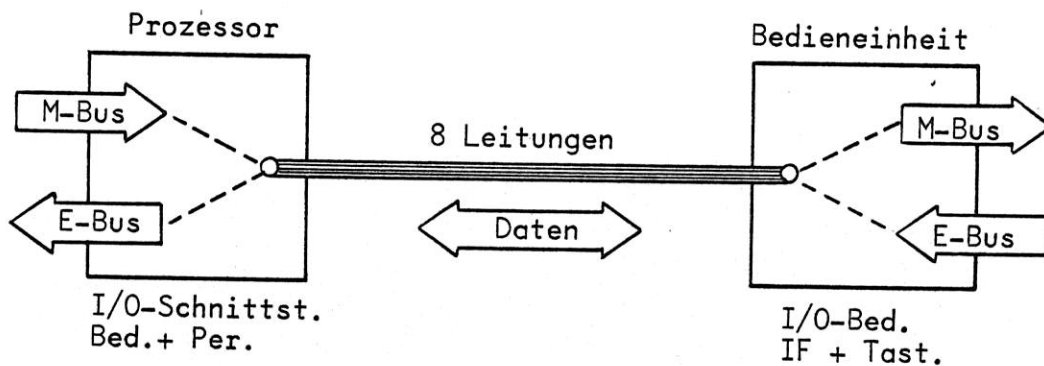
Deutsche Bundesbahn  
Datenstation

I  
T41069  
S

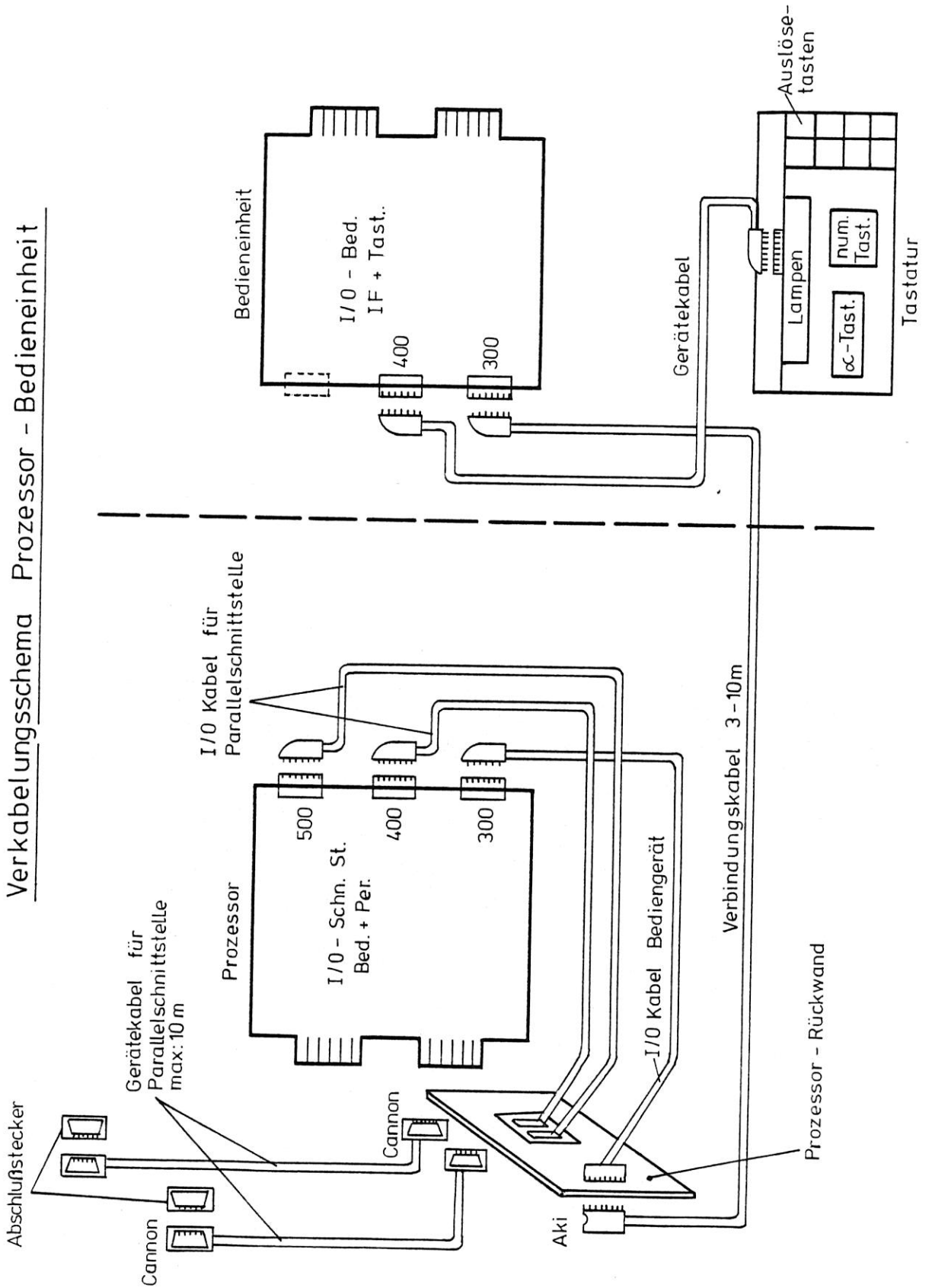
Datenfluß

Der Datenfluß erfolgt auf den Leitungen bidirektional in beiden Richtungen. Je nachdem, ob Input oder Output, werden die Datenleitungen auf den E-Bus bzw. auf den M-Bus geschaltet.

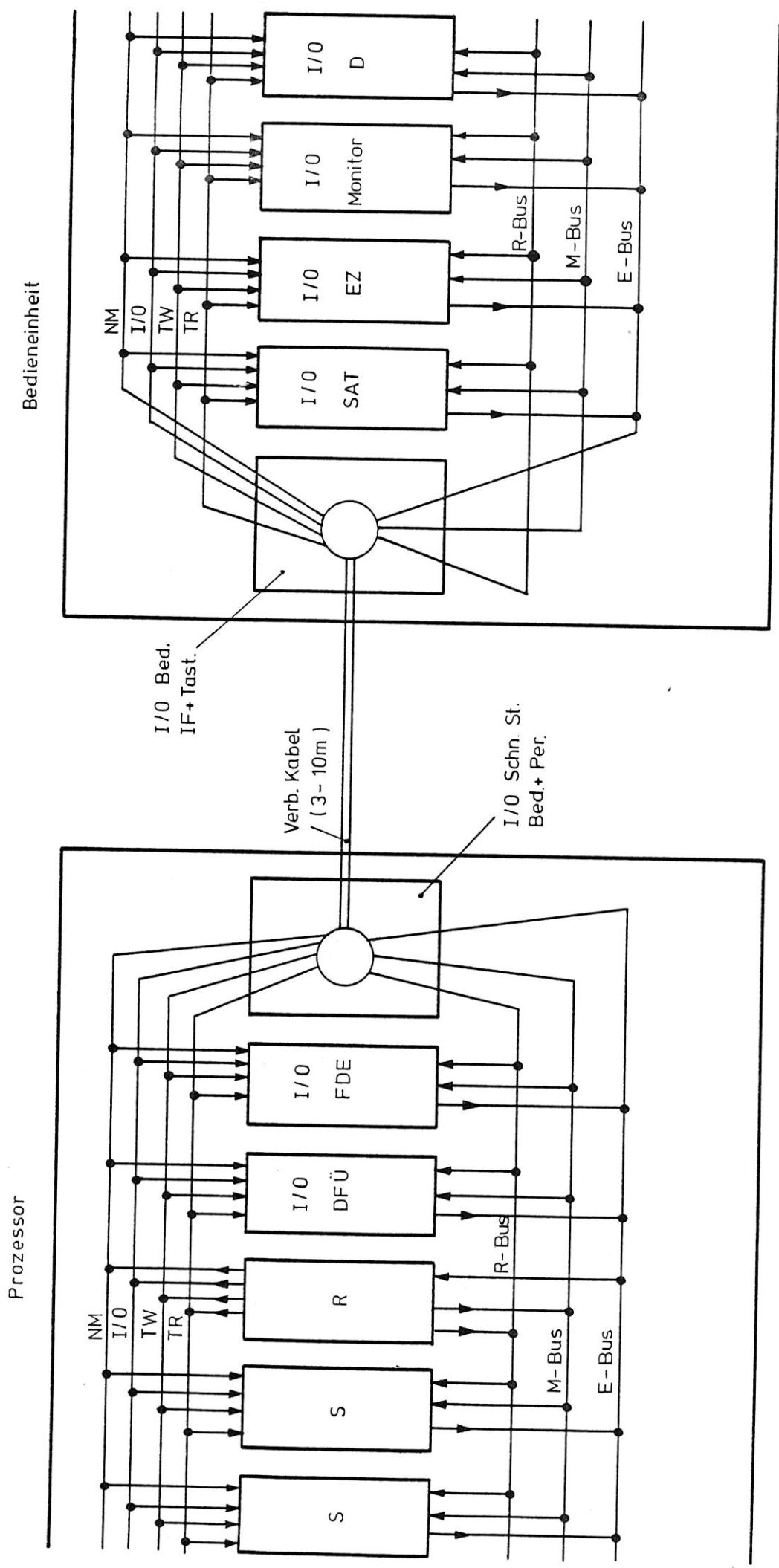
Dies erfolgt auf beiden Karten mit Hilfe von TRI-STATE-Gattern.



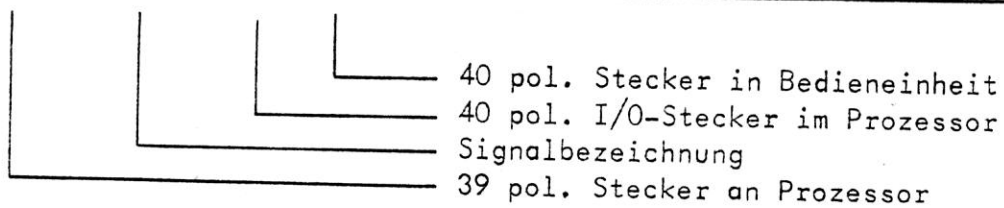
# Verkabelungsschema Prozessor - Bedieneinheit



# Bus - Verbindung Prozessor - Bedieneinheit .



	a			b			c		
13	+24	339 337	339 337	DSED	338	338	Schirm	340	340
12	INS	334	334	$\overline{\text{PWI}}$	335	335	$\overline{\text{SA}}$	336	336
11	$\overline{\text{TOS}}$	331	331	TOS	332	332	$\overline{\text{INS}}$	333	333
10	D8	328	328	$\overline{\text{RET}}$	329	329	RET	330	330
9	D7/OV	325	325	D7	326	326	D8/OV	327	327
8	D5	322	322	D6/OV	323	323	D6	324	324
7	D4/OV	319	319	D4	320	320	D5/OV	321	321
6	D2	316	316	D3/OV	317	317	D3	318	318
5	D1/OV	313	313	D1	314	314	D2/OV	315	315
4	$\overline{\text{A6}}$	310	310	$\overline{\text{A7/OV}}$	311	311	$\overline{\text{A7}}$	312	312
3	$\overline{\text{A5/OV}}$	307	307	$\overline{\text{A5}}$	308	308	$\overline{\text{A6/OV}}$	309	309
2	$\overline{\text{A2}}$	304	304	$\overline{\text{A3/OV}}$	305	305	$\overline{\text{A3}}$	306	306
1	$\overline{\text{A1/OV}}$	301	301	$\overline{\text{A1}}$	302	302	$\overline{\text{A2/OV}}$	303	303



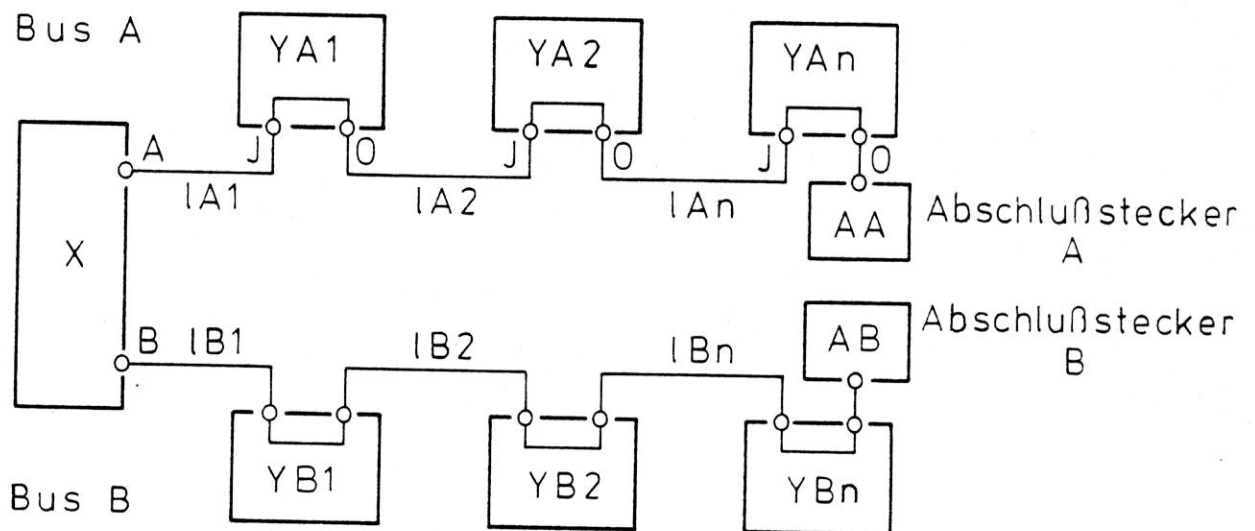
## Parallelschnittstelle PSS (FNI - Schnittstelle)

Baugruppe FAE 01

Die PSS ist eine genormte Schnittstelle für periphere Einheiten in dig. Rechenanlagen. Als periphere Einheiten kommen: Funk-Nachrichtenschleife, elektr. Waage, Geldwechsler, Preisanzeigegerät usw. in Frage.

Der Prozessor hat 2 Signalausgangsstecker und stellt damit logisch einen Stern mit zwei Ausgängen dar. An jedem dieser beiden Ausgänge kann sowohl ein Einzelgerät als auch eine Kette von Y-Geräten busmäßig (Dual-Bus) angeschlossen werden.

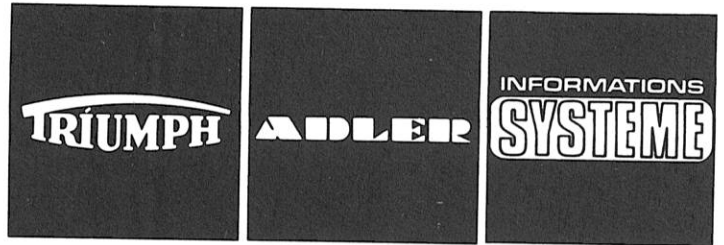
Für die Busverdrahtung besitzt jedes Gerät einen Eingang- und einen Ausgangstecker.



Bus A und Bus B sind jeweils am letzten Gerät in der Kette mit einem Abschlußstecker abzuschließen.

Ist kein Peripheriegerät am Bus angeschlossen, so ist der Abschlußstecker am Signalausgangsstecker des Prozessors zu stecken.

Sch. St.



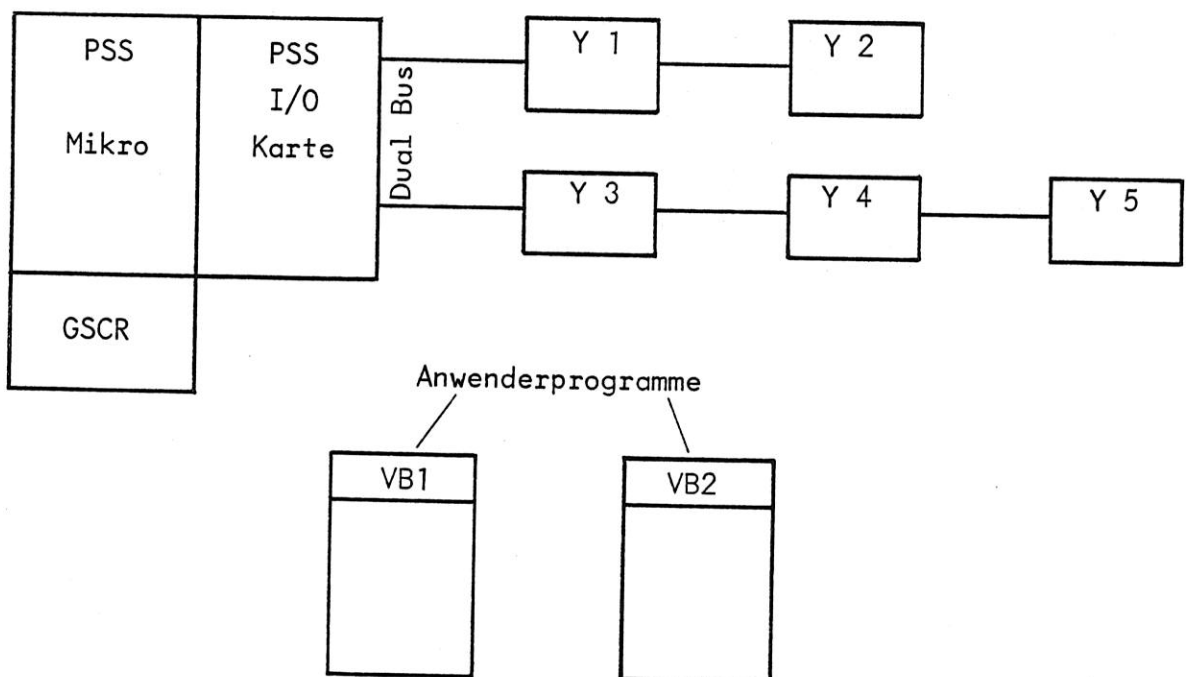
An den zwei Busleitungen können bis max. 4 Y-Geräte angeschlossen werden. Die gesamte Kabellänge darf jedoch 100 m nicht überschreiten.

Der Anschluß der Geräte, insbesondere die Reihenfolge und Buszuordnung ist beliebig.

Das Kabel (verschiedene Längen) für den Anschluß an die Datenstation und für die Busverbindung der Peripheriegeräte ist ein 20-paariges "Twisted-Pair-Kabel" mit Gesamtabschirmung. Die Kabelabschirmung ist an der Datenstation mit dem Gehäuse verbunden.

Geräte welche an die PSS angeschlossen werden, gehören zur Geräteklasse III, sie sind simultan arbeitend und deshalb von mehreren Prozessen "gleichzeitig" benutzbar.

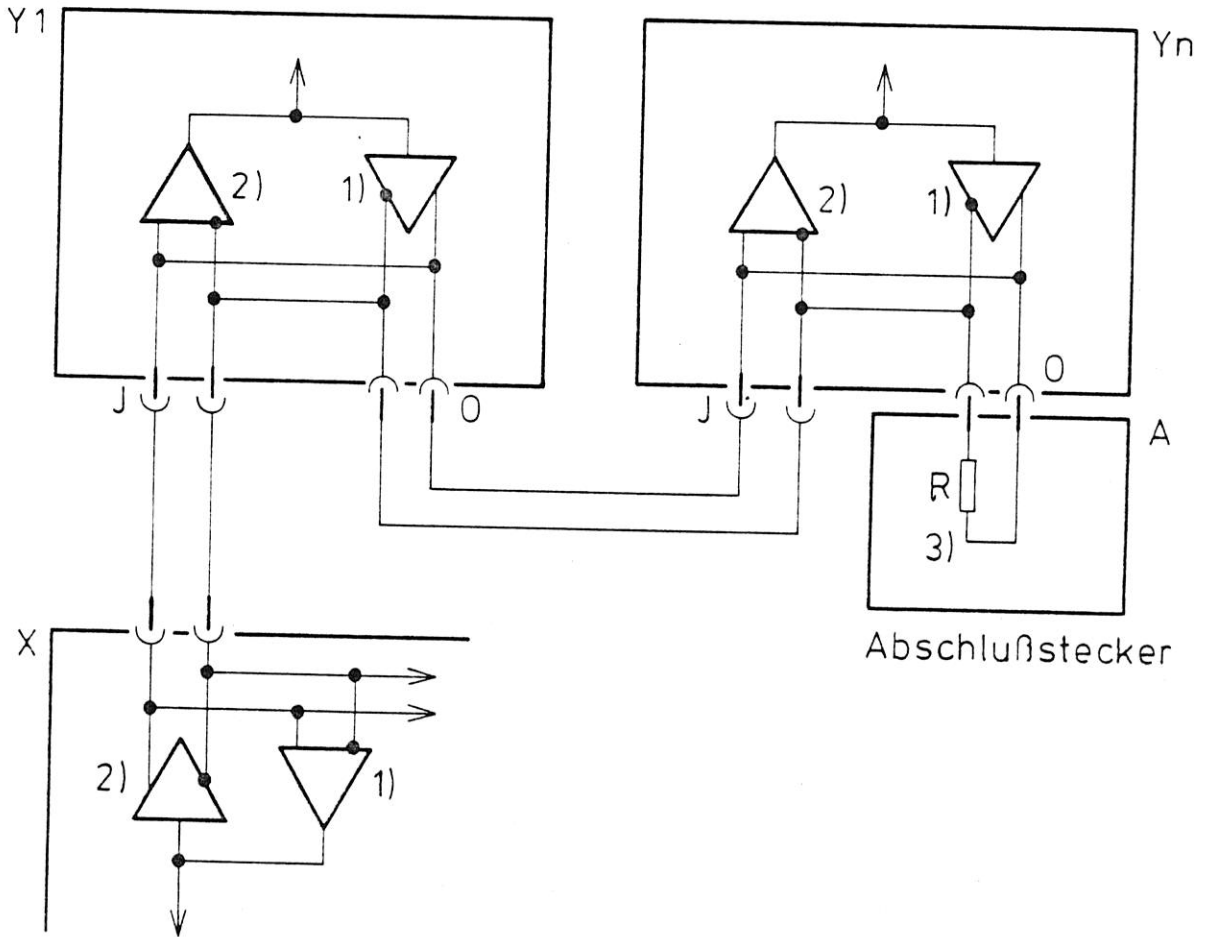
Die Befehle werden seriell bearbeitet. Der jeweilige VB wird in den Gerätescratchpad GSCR geladen und nach der Abarbeitung des Befehls GSCR  $\implies$  VB. Bei Prozessumschaltung wird der nächste VB in GSCR gebracht usw.



Sch. St.

- 15 -





- X = Prozessor
- Y 1 - Yn = Periphäre Geräte
- 1) = Leitung Treiber
- 2) = Leitung Empfänger





37-poliger Stecker A

Signalbezeichnung

40 poliger I/O-Stecker  
Baugruppe FAE 01  
Farbcode: rot/rot

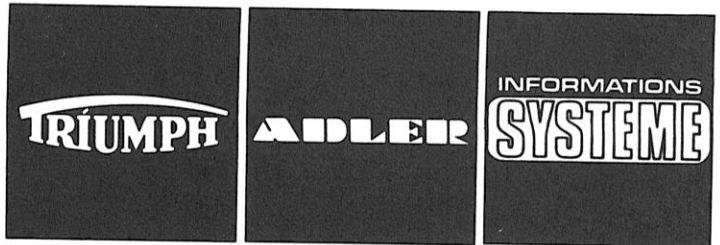
1	OA	401		
2	D1	403	TERMA	402
3	D2	405	<u>D1</u>	404
4	D3	407	<u>D2</u>	406
5	D4	409	<u>D3</u>	408
6	D5	511	<u>D4</u>	410
7	D6	413	<u>D5</u>	412
8	D7	415	<u>D6</u>	414
9	D8	417	<u>D7</u>	416
10	P	419	<u>D8</u>	418
11	TX	421	<u>P</u>	420
12	TY	423	<u>TX</u>	422
13	CX	425	<u>TY</u>	424
14	CY	427	<u>CX</u>	426
15	CXY	429	<u>CY</u>	428
16	RX	431	<u>CXY</u>	430
17	ROOA	433	<u>RX</u>	432
18	RONA	435	<u>ROOA</u>	434
19	Schirm	-	<u>RONA</u>	436

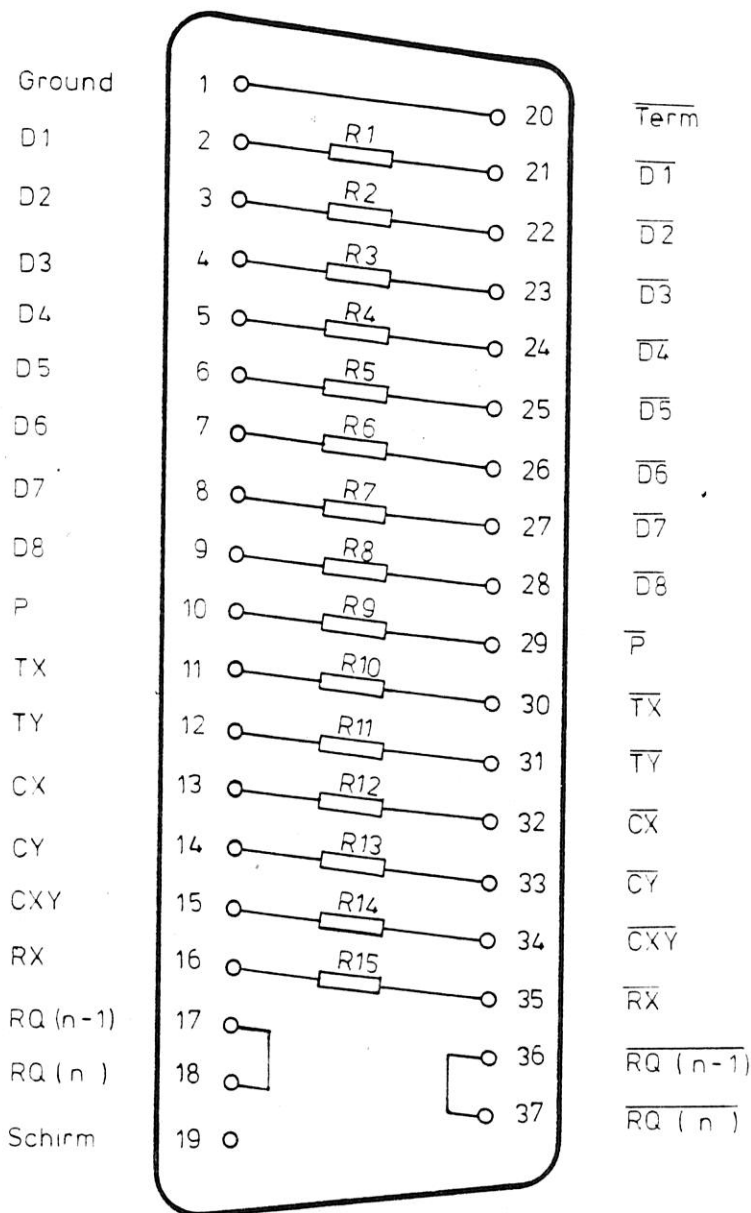
37-poliger Stecker B

Signalbezeichnung

40 poliger I/O-Stecker Bau-  
gruppe FAE 01  
Farbcode: grün/grün

1	OB	501		
2	D1	503	TERMB	502
3	D2	505	<u>D1</u>	504
4	D3	507	<u>D2</u>	506
5	D4	509	<u>D3</u>	508
6	D5	511	<u>D4</u>	510
7	D6	513	<u>D5</u>	512
8	D7	515	<u>D6</u>	514
9	D8	517	<u>D7</u>	516
10	P	519	<u>D8</u>	518
11	TX	521	<u>P</u>	520
12	TY	523	<u>TX</u>	522
13	CX	525	<u>TY</u>	524
14	CY	527	<u>CX</u>	526
15	CXY	529	<u>CY</u>	528
16	RX	531	<u>CXY</u>	530
17	ROOB	533	<u>RX</u>	532
18	RONB	535	<u>ROOB</u>	524
19	Schirm	-	<u>RONB</u>	536





Farbcode : grün/grün oder rot/rot

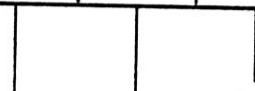
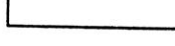

Steckertyp: Cannon D637 P

Widerstände: R1 ... R15: 100 Ohm 1/10 W

Sch. St.

- 18 -

$\bar{P}$	20	29	Schirm	40	19
P	19	10		39	
$\bar{D8}$	18	28		38	
D8	17	9		37	
$\bar{D7}$	16	27	$\overline{RQN}$	36	37
D7	15	8	RQN	35	18
$\bar{D6}$	14	26	$\overline{RQ0}$	34	36
D6	13	7	RQ0	33	17
$\bar{D5}$	12	25	$\overline{RX}$	32	35
D5	11	6	RX	31	16
$\bar{D4}$	10	24	$\overline{CXY}$	30	34
D4	9	5	CXY	29	15
$\bar{D3}$	8	23	$\overline{CY}$	28	33
D3	7	4	CY	27	14
$\bar{D2}$	6	22	$\overline{CX}$	26	32
D2	5	3	CX	25	13
$\bar{D1}$	4	21	$\overline{TY}$	24	31
D1	3	2	TY	23	12
$\overline{TERM}$	2	20	$\overline{TX}$	22	30
OV	1	1	TX	21	11

 37 poliger Stecker an Prozessor  
 40 pol. I/O-Stecker  
 Signalbezeichnung

### DFÜ-MSV 1-Karte

Die DFÜ-MSV 1-Ein/Ausgabeplatte(I/O-Karte) bildet das Bindeglied zwischen Rechner und Datenübertragungseinrichtung (MODEM). Sie macht einerseits die Anpassung an die Rechnerschnittstelle und andererseits an die Datenübertragungsschnittstelle V 24 (Bild 1).

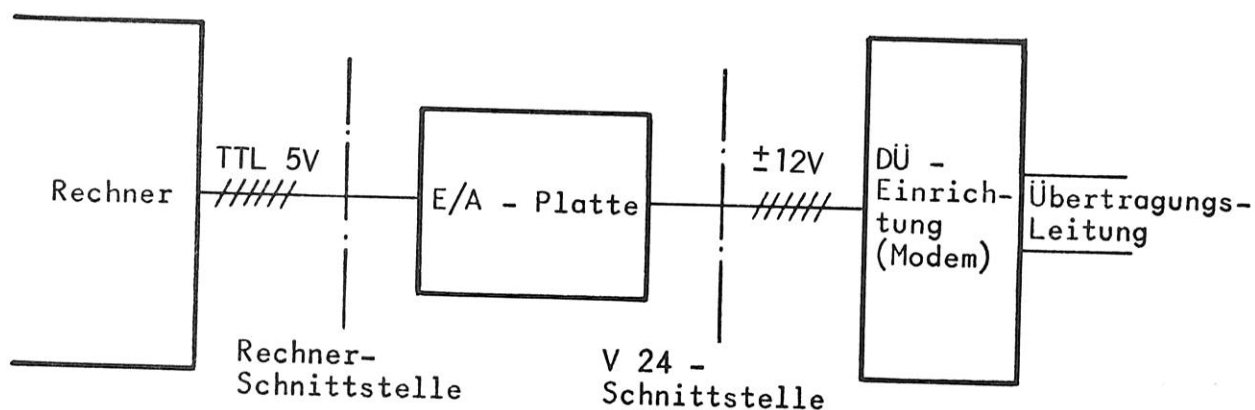
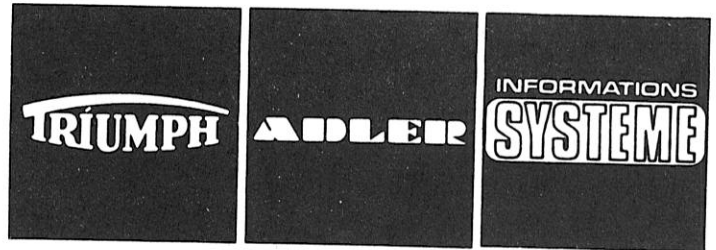


Bild 1

Die Ausstattung der E/A-Platte hängt weitgehend davon ab, wo man die Grenze zwischen Hardware und Software zieht; die vorliegende Aufgabenteilung zwischen E/A-Platte und Mikroprogramm wurde von technischen wie wirtschaftlichen Überlegungen bestimmt.

Es ist zweckmäßig, die einzelnen Abschnitte der nun folgenden Beschreibung mit Hilfe des Blockschaltbildes (Sch.St. 30 ) zu verfolgen.



### Standardteil (1)

Das Standardteil stellt die Verbindung zwischen Rechner und I/O-Karte her. Es enthält die Kartenadressierung, die Adressierung der einzelnen Ein- und Ausgabezeilen, die Eingabemultiplexer E1 - E8 (für die Informationsausgabe an den Rechner) sowie die Rechnertakte T0 - T7 und die Ausgabegatter M1 - M8 (zur Informationseingabe in die I/O-Karte). Da das Standardteil als bekannt vorausgesetzt werden kann, erfolgt hier keine nähere Erläuterung mehr.

Die DFÜ-Platte hat die Kartenadresse 5, sie läßt sich aber für andere Einsatzfälle (Mehrplatzsystem) durch den Schalter 1 auf Adresse 21 umstellen.

### ID-PROM (2)

Das ID-PROM dient zur Speicherung der Identifikationszeichenfolgen, von verschiedenen Quittungszeichenfolgen und Steuerzeichen, die zur Übertragung (Senden und Empfangen) notwendig sind. Eine FF-Gruppe (Ausgabezeile 0) übernimmt vom Rechner mit dem Takt T0 die Zeichen zur Adressierung des ID-PROM. Der Rechner holt dann den adressierten Inhalt aus dem ID-PROM auf der Eingabezeile 6 ab, wenn er die Identifikation vornimmt.

### Empfangsteil (3, 4, 5, 7)

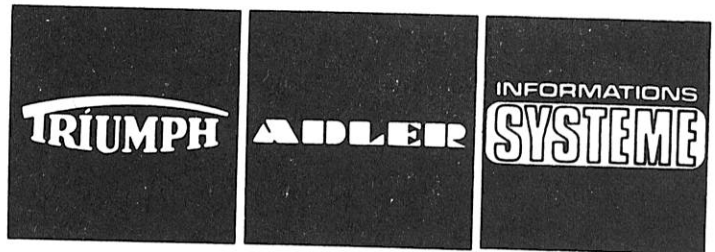
Die empfangenen seriellen Daten werden, nach der V24-TTL-Signalanpassung (18), zunächst mit einem Schieberegister (3) in parallele Form gebracht.

Sch.St.  
- 21 -



Deutsche Bundesbahn  
Datenstation

I  
T 11069  
S



Grundsätzlich werden nun zwei Arten von Daten unterschieden. Einmal sind es die "transparenten" Daten, die direkt, d.h. ohne Codeumwandlung, dem Rechner zugeführt werden, und zum anderen die "normierten" Daten, die erst in einen maschinengerechten Code umgewandelt und dann dem Rechner zugeführt werden.

Transparente Empfangsdaten werden nach der Serien-Parallel-Wandlung von einer FF-Gruppe (7) übernommen und können vom Rechner auf der Eingabezeile 4 abgeholt werden. Normierte Empfangsdaten (sie können in einem beliebigen Übertragungscode im 8-Bit-Rahmen empfangen werden) werden zeichenweise, also ebenfalls nach der Serien-Parallel-Wandlung, mit Hilfe eines PROM (4) in den Maschinencode umgewandelt, von der FF-Gruppe (5) übernommen und auf der Eingabezeile 3 dem Rechner zur Verfügung gestellt.

Die Übernahmeimpulse für die beiden FF-Gruppen (5, 7) kommen von einer durch einen Zeichentakt (siehe SYN-Erkennung (6)) aktivierten Impulsstufe (10). Als Schiebetakt für das oben erwähnte Schieberegister (3) wird der (verzögerte) Empfangstakt verwendet.

#### SYN-Erkennung (6)

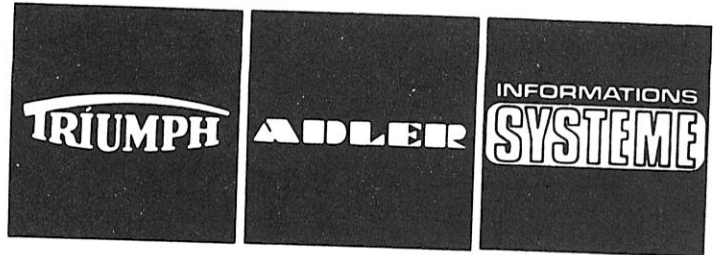
Bei jeder Datenübertragung werden als erste Zeichen SYN-Zeichen gesendet (2-7 Stück). Sie dienen zur Zeichen-Synchronisation zwischen Sende- und Empfangsstation, aber auch zur Bit-Synchronisation, die im allgemeinen vom Modem erstellt wird. Ein zweites Schieberegister (6), das am Ausgang des oben erwähnten (3) angeschlossen ist, dient zusammen mit zwei 4-Bit-Comparatoren zur Erkennung von 2 gleichen Zeichen. Die Comparatoren geben ein Signal ab, wenn an den A- und B-Eingängen identische Signale anliegen.

Sch.St.  
- 22 -



Deutsche Bundesbahn  
Datenstation

I  
TA1069  
S



Wenn das SYN-Zeichen erkannt wurde, erfolgt die Freigabe eines Binärzählers (10). Dieser zählt mit dem Sende- bzw. Empfangstakt bis binär 8 und gibt einen Zeichentakt ab. Diese zwei sogenannten Zeichentakte gewährleisten, daß immer nur ein vollständiges Zeichen verarbeitet wird. Die Zeichensynchronisation wird während der Datenübertragung mehrmals wiederholt.

#### Sendeteil (11, 12, 14, 15)

Die Sendedaten werden von einer FF-Gruppe (Ausgabezeile 2) aus dem Rechner übernommen (11). Transparente Daten werden direkt mit einem (verzögerten) Zeichentakt in ein Schieberegister (15) zur Parallel-Serien-Wandlung übernommen und mit dem Sendetakt herausgeschoben. Normierte Daten werden nach einer Umwandlung durch ein PROM (12) von dem Maschinen- in den Übertragungscode zu einer entsprechenden Parallel-Serien-Wandlung in ein anderes Schieberegister (14) übernommen und dann ebenfalls herausgeschoben.

#### CRC-Prüfung (8)

Die CRC-Prüfung ist eine Blocksicherung, welche aus einer Divisionsrestmethode besteht. Der Binärwert der Nachricht wird durch eine Konstante dividiert. Der Quotient geht verloren, während der verbleibende Rest als BCC-Zeichen (Blockcheckcharacter) unmittelbar nach jedem Block übertragen wird. Das BCC-Zeichen ist bei der CRC-Prüfung 2 Bytes lang.





Die folgende Abbildung zeigt das Prinzipschaltbild der CRC-16 Erzeugung:

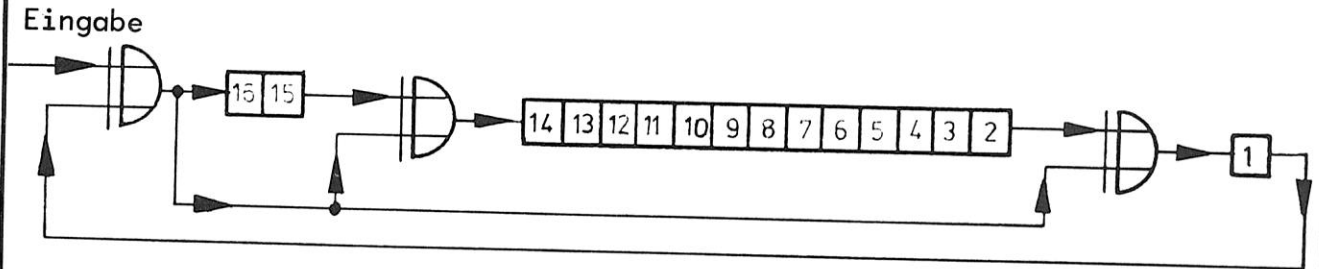


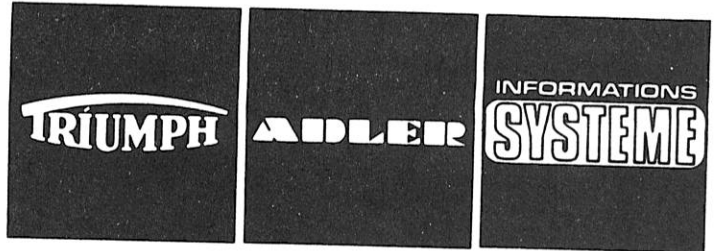
Bild 2a

Eingabe-Beispiel: 1110 1111

T-1	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
T-1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1
T+1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T+2	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
T+3	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	1
T+4	0	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0
T+5	1	0	0	1	1	0	0	1	0	0	0	0	0	0	0	1
T+6	0	1	0	0	1	1	0	0	1	0	0	0	0	0	0	0
T+7	1	0	0	0	0	1	1	0	0	1	0	0	0	0	0	1

Bild 2b





Es besteht auch die Möglichkeit, einen empfangenen Block mit seinem BCC-Zeichen auf Richtigkeit zu prüfen. Dazu wird der empfangene Block einschließlich des 2-Byte-langen BCC-Zeichens in den BCC Zeichengenerator (8) geschoben. Als Schiebetakt dient der (verzögerte) Sende- bzw. Empfangstakt. Wenn die Datenübertragung fehlerfrei war, sind alle Bits des erzeugten BCC-Zeichens Null, das FF "BCC O.K." zurückgesetzt (10) und die Meldung dem Rechner auf der Eingabezeile 5 zur Verfügung gestellt.

Auf der Eingabezeile 5 wird auch ausgegeben, welche Art der Blockprüfung eingestellt ist. Mit dem Schalter 2 kann nämlich von der CRC-Prüfung auf die VRC/LRC-Prüfung umgeschaltet werden.

#### VRC/LRC-Prüfung (9, 13)

Die VRC/LRC-Prüfung ist eine kombinierte Zeichen- und Blockprüfmethode. Bei der VRC-Prüfung werden die einzelnen Zeichen durch ein Paritätsbit auf eine ungerade Gesamtzahl der Bits pro Zeichen ergänzt. Die LRC-Prüfung ist eine Längsprüfung der einzelnen Zeichen eines Blockes. Alle stellengleichen Datenbits werden in der Längsrichtung durch ein Paritätsbit unmittelbar nach jedem Block übertragenen LRC-Zeichen (BCC-Zeichen) auf eine ungerade Gesamtzahl der L Bits ergänzt.

Bei der Umwandlung der Sendedaten durch das PROM (12) von dem Maschinen- in den Übertragungscode wird zu den 7 Datenbits als 8. Bit gleich das Paritätsbit mitgeliefert. Die Erzeugung des LRC-Zeichens geschieht im LRC-Generator (13).

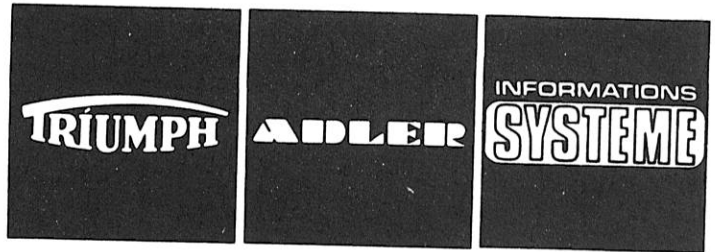
Sch.St.

- 25 -



Deutsche Bundesbahn  
Datenstation

I  
TA1069  
S



Es besteht auch wieder die Möglichkeit, einen empfangenen Block mit seinem BCC-Zeichen auf Richtigkeit zu prüfen (9).

Wenn die Datenübertragung fehlerfrei war, sind durch das erzeugte LRC-Zeichen alle FF-Ausgänge Eins, dadurch wird FF "BCC O.K." zurückgesetzt (10) und dies dem Rechner auf der Eingabezeile 5 mitgeteilt.

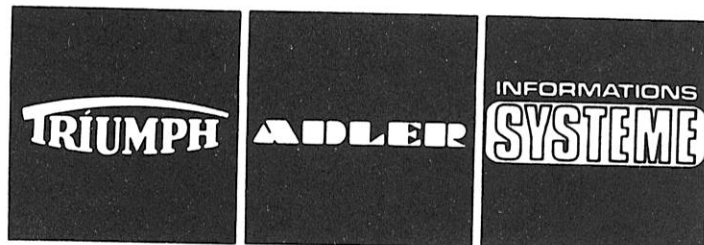
Die VRC-Prüfung der einzelnen Zeichen des empfangenen Blockes erfolgt ebenfalls FF (9), unmittelbar nach der V 24-TTL-Signalanpassung (18). Wenn die Zeichenparität falsch war, wird das FF "Zeichenparität O.K." gesetzt (10) und dies auf der Eingabezeile 0 an den Rechner ausgegeben.

#### Kartensteuerung (10)

Sie dient der internen Steuerung der DFÜ I/O-Karte zwischen Rechner → I/O-Karte und I/O-Karte → Modem.

#### DÜ-Steuerung (16)

Zur Datenübertragungssteuerung dienen die Steuer-Leitungen "DEE betriebsbereit (S 1.2)", "Sender einschalten (S 2)", "Empfänger ausschalten (S 3)" und "Hohe Übertragungsgeschwindigkeit einschalten (S 4)". Drei Leitungen davon werden durch zwei FF's der Ausgabezeile 7 gesteuert. Mit dem einen FF läßt sich das Modem an die Übertragungsleitung schalten bzw. von ihr trennen, mit dem anderen Sende- und Empfangsteil des Modems ein- bzw. ausschalten. Auf der I/O-Karte werden entsprechend der Sendetakt, der Binärzähler zur Zeichentakterzeugung (10), die Ausgabe der Sendedaten und die Eingabe der Sendedaten zur CRC-Zeichen-Erzeugung im Schieberegister (8) freigegeben bzw. gesperrt.



Die Auswahl zwischen hoher und niedriger Übertragungsgeschwindigkeit erfolgt mit dem Schalter 5, indem der Eingang des Schnittstellen-IC's entweder auf "0" - oder "1"-Potential gelegt wird.

#### DÜ - Überwachung (17)

Zur Datenübertragungsüberwachung dienen die Meldeleitungen "Betriebsbereit (M1)", "Sendebereit (M2)" und "Empfangssignalpegel (M5)". Ihre Signale werden dem Rechner nach der V24 - TTL - Signalanpassung (18) auf der Eingabezeile 0 gemeldet.

Beim Empfangen von Daten wird bei fehlender "Betriebsbereitschaft" oder "Empfangssignalpegel" ein Setzen des FF's "Zeichen O.K." (10) verhindert. Beim Senden von Daten kann bei fehlender "Betriebsbereitschaft" oder "Sendebereitschaft" das FF "Zeichenausgabe frei" (10) nicht gesetzt werden.

Wird auf einer dieser drei Melde-Leitungen ein Fehler des Modems angezeigt, ist keine Datenübertragung möglich.

#### V24-Anpassung (18)

An der V24-Schnittstelle, der Schnittstelle zur Datenübertragungseinrichtung (Modem) werden die TTL-Signale in bipolare Signale umgewandelt und umgekehrt (Bild 4). Dabei ist zu beachten, daß die bipolaren Signale zwischen +3V und +25V bzw. zwischen -3V und -25V liegen. In dem Bereich von -3V bis +3V sind die Signale undefiniert. (Bild 3). Eine genaue Beschreibung der V24-Schnittstelle einschließ-

lich aller Schnittstellenvorschriften ist im DIN-Blatt 66020 enthalten.

Funktion eines Schnittstellen-JC' S  
(SN 75150 bzw. SN 75154)

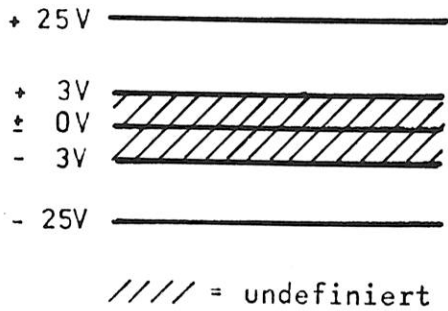


Bild 3

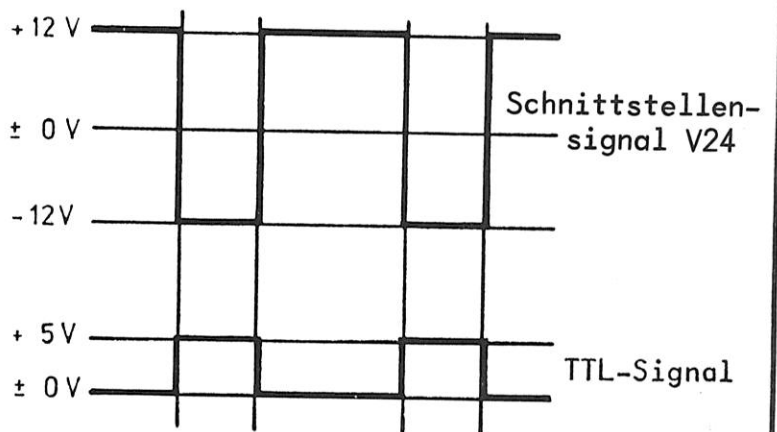
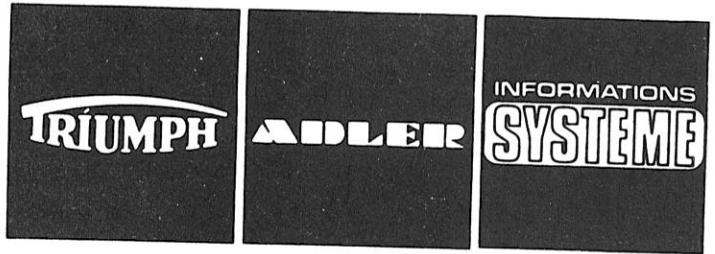


Bild 4



# I/O - Karte DFÜ

Karten Nr. 0.0.5.0    Geräte Nr. 40

WÄHLTG. 1  
STANDLTG. ∅

Modell: DFÜ - BSC

INPUT	bit 16	bit 15	bit 14	bit 13	bit 12	bit 11	bit 10	bit 9	bit 8	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1
Zeile 0,1	SYNER-KAKMT ∅	Z.P. O.K. ∅	B.B. ∅	S.B. ∅	E.P. ∅	ANKOM RUF ∅		ZEICH AUSG. ∅								
Zeile 2,3	∅	∅	∅	∅	∅	∅	∅	Z.O.K 1	INF STZ	INF STZ	INF STZ	INF STZ	INF STZ	INF STZ	INF STZ	1 ∅
Zeile 4,5	← TRANSPARENT DATES →										CRC 1 VRC ∅	BCC O.K. ∅				
Zeile 6,7	← IDENTIFIKATION PROM →															

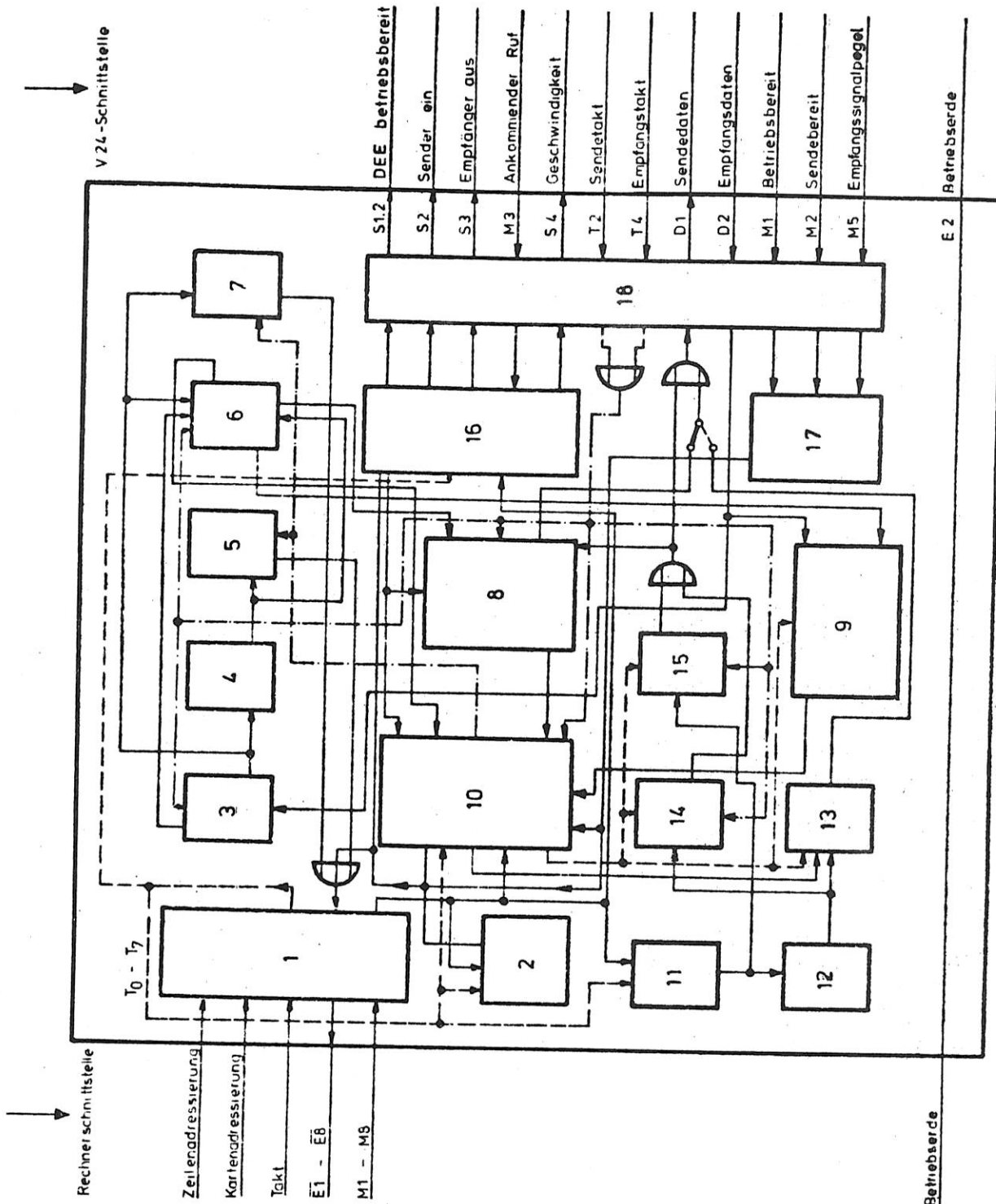
OUTPUT	bit 16	bit 15	bit 14	bit 13	bit 12	bit 11	bit 10	bit 9	bit 8	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1
Zeile 0,1	← ID PROM ADRESS →															
Zeile 2,3	← SENDEN DATEN - SEND DATES →															
Zeile 4,5	← Z.o.K - FF LÖSCHEN - clear →															
Zeile 6,7						BCC PRÜFEN 1	KEINE ZEICH. PARIT 1	PROM ∅ DIR. 1	LÖ.Z.F.	LÖ 2XSY.	LÖBCC 1	DE-E BB 1	SENDER EW 1	A *	B *	

BCC SENDEN	1	1
ZEICHEN IM BCC	1	∅
ZEICHEN NICHT IM BCC	∅	∅

Sch. St. - 29 -

# DFÜ MSV1 - Karte

Blockschaltbild



- 1 = Standardteil
- 2 = Identifikations - PROM

- Empfangsteil**
- 3 = Serien - Parallel - Wandlung
  - 4 = Codewandlung (PROM)
  - 5 = Datenübernahme (normierte D)
  - 7 = Datenübernahme (Transparente Daten)

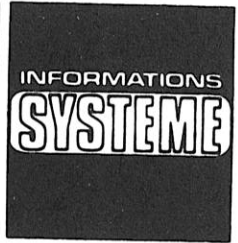
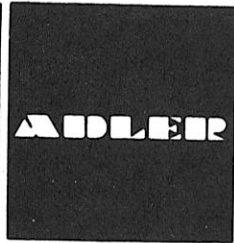
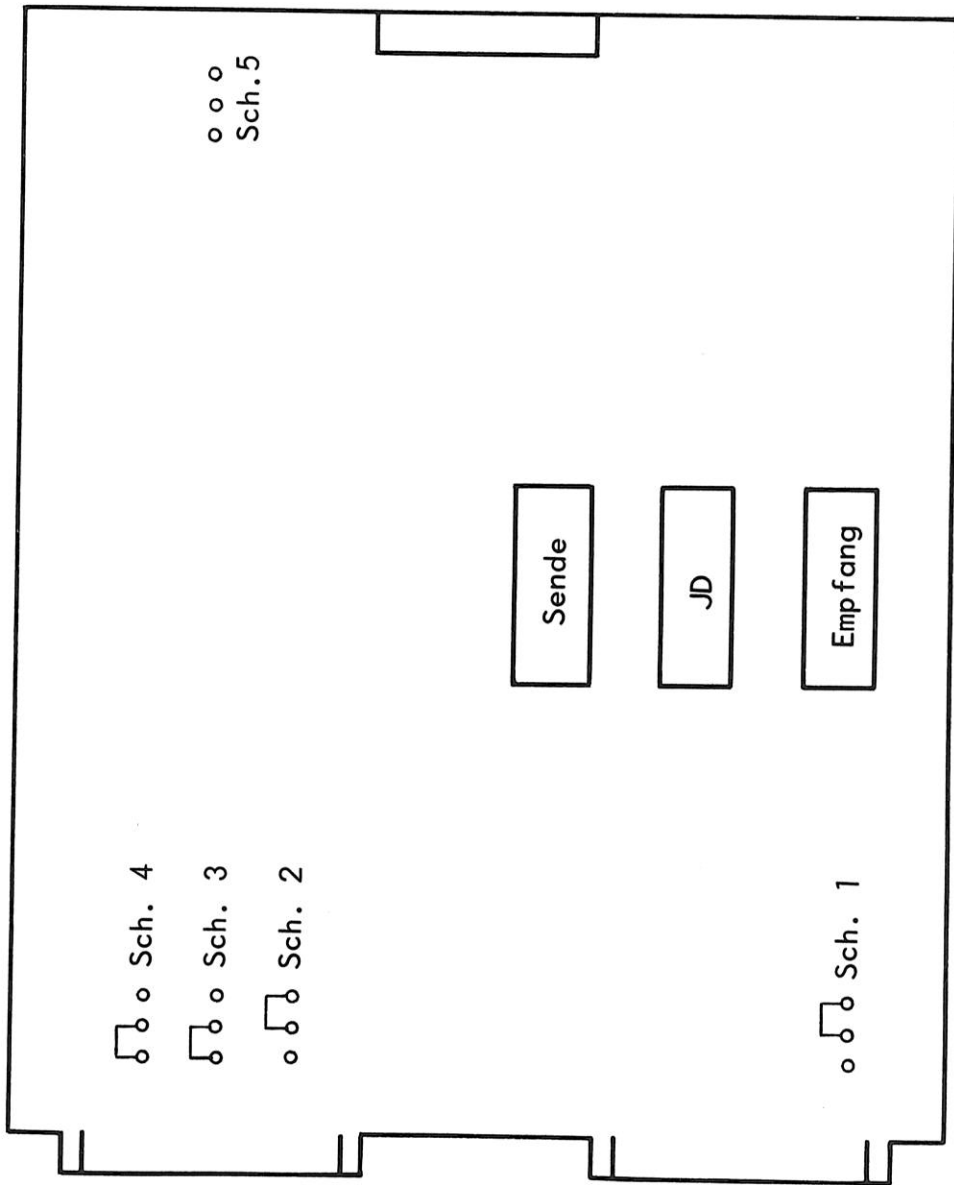
- Karten - Verwaltung:**
- 6 = Syn - Erkennung
  - 8 = CRC - Prüfung und Erzeugung
  - 9 = VRC/LRC - Prüfung
  - 10 = Kartensteuerung (Verwaltung der I/O-Karte)
  - 13 = LRC - Erzeugung

- Sendeteil**
- 11 = Datenübernahme vom Rechner
  - 12 = Codewandlung, VRC - Erzeugung (PROM)
  - 14 = Parallel - Serien - Wandlung (normierte D)
  - 15 = Parallel - Serien - Wandlung (Transparente D)

- 16 = Du - Steuerung
- 17 = Du - Überwachung
- 18 = V24-Anpassung

— Daten-, Melde- u. Steuerleitungen  
 - - - - - Taktleitungen  
 - - - - - Taktleitungen (T<sub>0</sub> - T<sub>7</sub>)

# I/O Karte DFÜ



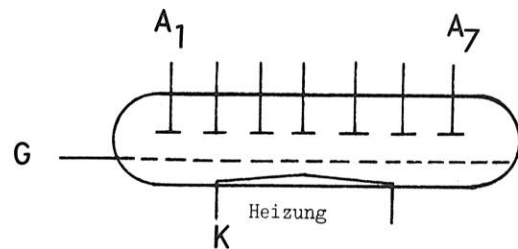


## Floureszenz - Display (NUM - Anzeige)

### 1. Aufbau

Nach dem Prinzip einer Röhrentriode arbeiten Floureszenzröhren mit Anode, Gitter und Katode.

Ein extrem dünner, oxidbeschichteter Wolfram-Heizfaden, gibt bei etwa  $700^{\circ}\text{C}$  Elektronen an die hochvakuierte Umgebung ab.



Die Gitterelektrode ist als sehr feines Maschengeflecht ausgebildet. Die Anode ist mit Phosphor beschichtet. Beim Auftreffen der vom Gitterpotential beschleunigten Elektronen wird diese Phosphorschicht zum Leuchten angeregt.

Die Hauptanteile der Floureszenzemission liegen im grünen Bereich.

### 2. Funktion

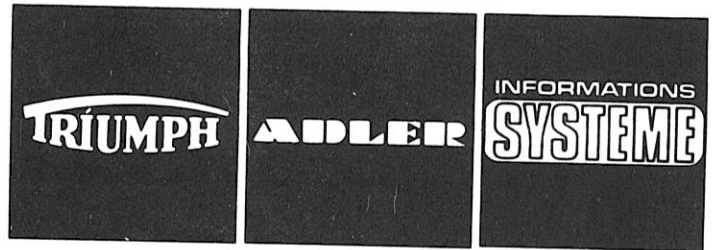
Von der geheizten Katode werden Elektronen emittiert.

Da die Elektronen im Heizdraht auf verschiedenen Energieniveaus liegen, entsteht ein Streubereich von 0 - 1,2 V. Dadurch gelingt es einigen Ladungsträgern, die Anode zu erreichen. Ein leichtes Glimmen der Phosphoreszenzschicht ist die Folge.

Um diesen Effekt zu unterdrücken wird das Gitter leicht negativ gegenüber der Katode vorgespannt.

Mit positiver Spannung an Gitter und Anode gegen die Katode werden Elektronen zur Anode hin beschleunigt, dabei verfängt sich ein gewisser Prozentsatz in den Maschen des Gitters





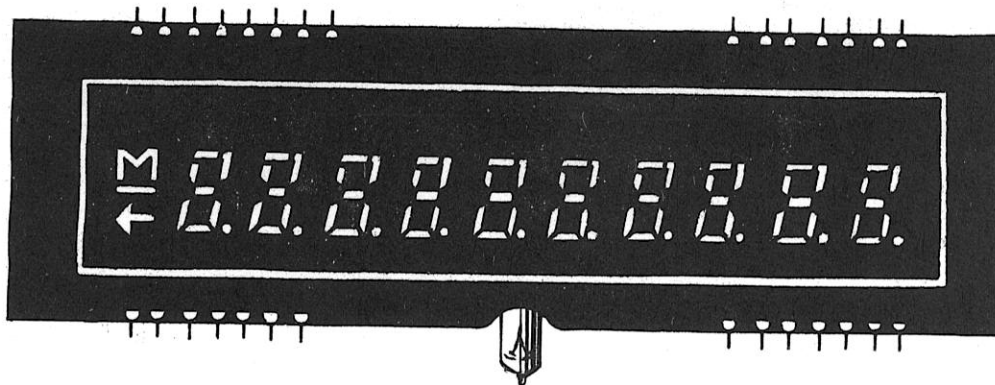
Vor dem Erreichen der Anode muß der verbleibende Teil die Phosphorschicht durchdringen, wobei die Energie fast vollständig dazu verwendet wird Phosphoratome zum Leuchten anzuregen.

Stromverbrauch:

Er setzt sich bei Fluoreszenzanzeigen zusammen aus Heizstrom, Gitterstrom und Anodenstrom. Den größten Anteil am Stromverbrauch verursacht der Heizfaden ca. 40 mA.

Bauform:

Das Fluoreszenzdisplay, die NUM-Anzeige der TA 1069 ist eine 7 Segment Mehrfachanzeige (10-stellig). Die Ziffernhöhe beträgt 9,5 mm die Glasgehäusemaße H, L, B 10,5/130/30 mm.



Ansteuerung:

Die Ansteuerung erfolgt im Multiplexbetrieb. Die parallel geschalteten Segmente (Anoden) werden direkt angesteuert, während die Gitter zur Multiplex-Steuerung der einzelnen Ziffern bestimmt werden.

E.Bau.  
- 25 -



Deutsche Bundesbahn  
Datenstation

I  
TA1069  
S